

复旦大学微电子学院

20 22~20 23 学年第一学期期末考试试卷

√ A 卷 ☐ B 卷 ☐ C 卷

课程名称: 数字逻辑基础 课程代码: MICR130003

开课院系: 微电子学院 考试形式: 网上考试 (闭卷)

姓名: _____ 学号: _____ 专业: _____

提示: 请同学们秉持诚实守信宗旨, 谨守考试纪律, 摒弃考试作弊。学生如有违反学校考试纪律的行为, 学校将按《复旦大学学生纪律处分条例》规定予以严肃处理。

题号	一	二	三	四	五	六	七		总分
得分									

一、填空题 (2 分 1 空, 共 36 分)

- 1、一个 8 位 DAC 的参考电压为 3.3V, 若其输入量为 10010100, 则其输出电压为 (1) V。
- 2、一个 8 位的 ADC 的参考电压为 3.3V 时, 当输入电压为 1.6V 时, 这时输出为 (2)。
- 3、某存储器芯片的容量为 256M×16, 它有 (3) 位地址线和 (4) 位数据线。
- 4、某逻辑门的 V_{IH_min} 是 2V, V_{IL_max} 是 0.8V, V_{OH_min} 是 2.4V, V_{OL_max} 是 0.4V, 其高电平噪声容限为 (5) V, 低电平噪声容限为 (6) V。其 I_{IH} 是 40uA, I_{IL} 是 1.6mA, I_{OH} 是 800uA, I_{OL} 是 16mA, 其扇出系数为 (7)。
- 5、想要构成 6-64 译码器, 如果全部用 3-8 译码器来搭建的话, 需要 (8) 片图 1 所示的 3-8 译码器。

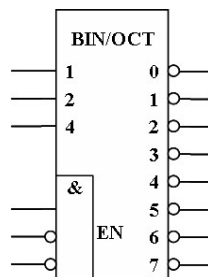


图 1

- 6、在采用超前进位的全加器中, 本位输入是 A、B, 本位和 S, 进位产生信号 $G = \underline{(9)}$, 进位传播信号 $P = \underline{(10)}$ 。
- 7、三人表决问题, 三人用 A、B、C 表示 (同意为 1, 不同意为 0), 采取少数服从多数的方式来表决, 结论是 Y (通过为 1, 不通过为 0)。请写出 Y 的反函数 F 的最大项标准表示形

式 $F(A, B, C) = \underline{\hspace{2cm}} (11)$ 。

8、触发器的时序参数：建立时间 $2ns$ ，保持时间 $1ns$ ，触发器延时 $3ns$ ，该触发器的工作频率上限是 $\underline{\hspace{2cm}} (12)$ 。

9、逻辑函数 $F = \overline{A}\overline{C} + \overline{A}\overline{B} + \overline{B}\overline{C}$ ，当变量取值为 $\underline{\hspace{2cm}} (13)$ 时，将出现冒险现象。

10、基本型异步时序电路消除临界竞争的方法包括：在电路中插入可控延迟元件、 $\underline{\hspace{2cm}} (14)$ 、 $\underline{\hspace{2cm}} (15)$ 等。

11、写出一种断电会丢数据的存储器类型 $\underline{\hspace{2cm}} (16)$ ；写出一种断电不会丢数据的存储器类型 $\underline{\hspace{2cm}} (17)$ 。

12、一个模值为 6 的计数器，状态转移图如图 2 所示，若初始状态为 000，则经过 100 个 CP 脉冲后，其状态为 $\underline{\hspace{2cm}} (18)$ 。

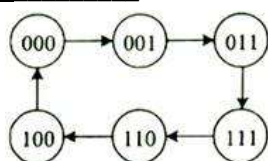


图 2

二、判断题（1 分 1 题，共 4 分）

1. CMOS 门电路静态功耗很小，动态功耗随着工作频率的提高而增加。（ ）
2. TTL 与非门的输入端可以接任意值电阻（ ）
3. 三态门的输出端可以并接，但同一时刻三态门的使能端只能有一个有效（ ）
4. 译码器、全加器、寄存器和编码器都属于组合逻辑电路（ ）

三、（12%）画图题

- 1、（6%）用图 3 所示的一个 RS 触发器、一个 JK 触发器构成一个异步二进制加法计数器(四进制)。

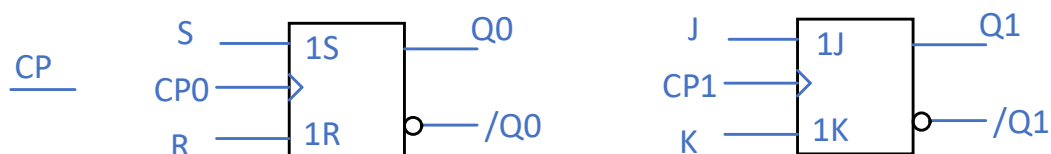


图 3

- 2、（6%）用图 4 所示的二进制计数器和 8 选 1 多路器设计一个序列信号发生电路，产生序列 00001111。

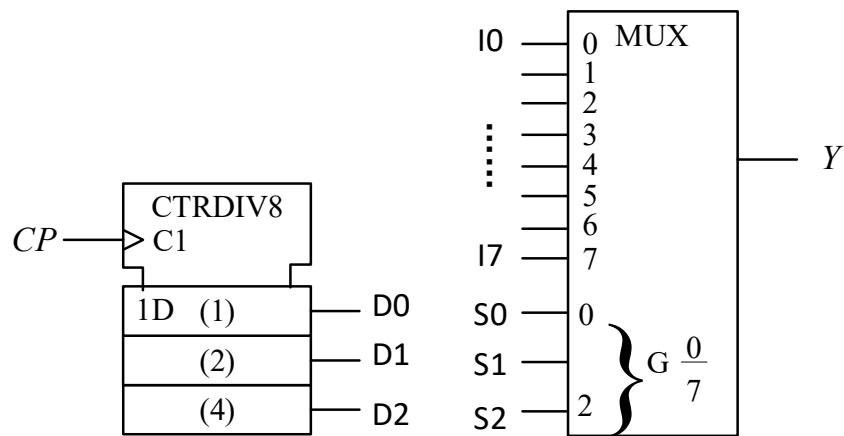


图 4

- 四、（10%）对图 5 所示的同步时序电路进行分析，画出其状态转换图，并说明其功能。

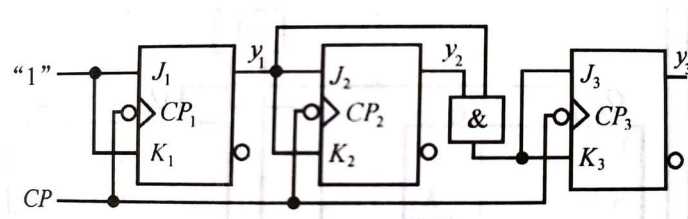


图 5

- 五、（10%）基本型异步时序电路如图 6 所示，输入 X_1, X_2 ，输出 z ，假定在开始时系统初态为 $X_1X_2y_1y_2=0000$ 。画出状态转换图，并给出在输入 $X_1X_2=01,11,10,00$ 序列下，电路所经历的系统总态。

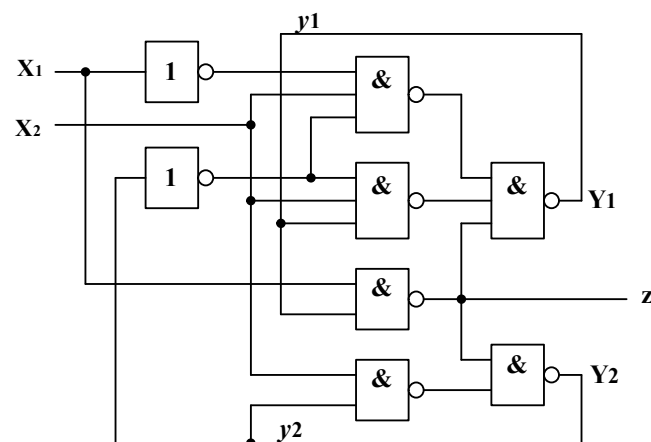


图 6

六、（12%）16 进制计数器图 7 所示，请用两片 16 进制计数器和必要的门电路设计一个 200 进制的计数器，要求用同步清零和置数的方法分别完成。

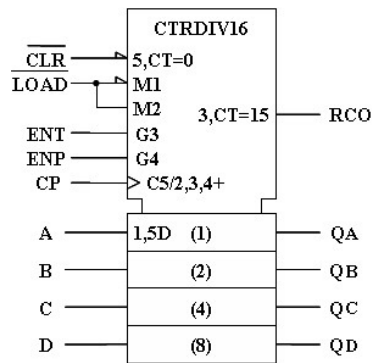


图 7

七、（16%）现需设计一款全自动电饭锅的控制电路。煮饭的流程是：开始煮饭后显示红灯，先进入煮饭阶段，打开加热器加热直至水干（即温度达 105 度），再关闭加热器进入焖饭阶段，当温度降到 80 度时关闭红灯表示煮饭完成。为了添加保温功能，在煮饭完成后如探测到温度低于 60 度，则自动打开加热器，显示黄灯表示进入保温模式，直至温度达到 80 度后关闭加热器、关闭黄灯表示保温完成。该控制电路的外围器件包括：加热器开关信号 H，红灯开关信号 R、黄灯开关信号 Y；以及温度指示编码信号，T1T2（00-低于 60 度、01-介于 60 度到 80 度之间、10-介于 80 度到 105 度之间、11-高于 105 度）。为了简化设计，这里假设系统一上电会自动进入煮饭状态。请设计该控制电路逻辑图，要求有解题过程。